

Avis de Soutenance

Romain SAUSSARD

Traitement du signal et des images

Soutiendra publiquement ses travaux de thèse intitulés

Méthodologies et outils de portage d'algorithmes de traitement d'images sur cibles hardware mixte

dirigés par Monsieur Marius VASILIU et Monsieur Roger REYNAUD

Soutenance prévue le **lundi 03 juillet 2017** à 14h00

Lieu : DIGITEO LABS Bat 660 Rue Noetzlin 91405 Orsay Cedex
salle Shannon

Composition du jury proposé

M. Marius VASILIU	Université Paris Sud	Directeur de these
M. Dominique HOUZET	INP-Grenoble	Rapporteur
M. Steven DERRIEN	ISTIC	Rapporteur
M. Roger REYNAUD	Université Paris Sud	CoDirecteur de these
M. Bertrand GRANADO	UPMC - LIP6	Examineur
Mme Syvie LE HEGARAT	Université de Paris Sud	Examineur
M. Boubker BOUZID	Renault SAS	

Mots-clés : Traitement Images, Systèmes embarqués, ADAS,

Résumé :

Les constructeurs automobiles proposent de plus en plus des systèmes d'aide à la conduite, en anglais Advanced Driver Assistance Systems (ADAS), utilisant des caméras et des algorithmes de traitement d'images. Pour embarquer des applications ADAS, les fondeurs proposent des architectures embarquées hétérogènes. Ces Systems-on-Chip (SoCs) intègrent sur la même puce plusieurs processeurs de différentes natures. Cependant, avec leur complexité croissante, il devient de plus en plus difficile pour un industriel automobile de choisir un SoC qui puisse exécuter une application ADAS donnée avec le respect des contraintes temps-réel. De plus le caractère hétérogène amène une nouvelle problématique : la répartition des charges de calcul entre les différents processeurs du même SoC. Pour répondre à cette problématique, nous avons défini au cours de cette thèse une méthodologie globale de l'analyse de l'embarquabilité d'algorithmes de traitement d'images pour une exécution temps-réel. Cette méthodologie permet d'estimer l'embarquabilité d'un algorithme de traitement d'images sur plusieurs SoCs hétérogènes en explorant automatiquement les différentes répartitions de charge de calcul possibles. Elle est basée sur trois contributions majeures : la modélisation d'un algorithme et ses contraintes temps-réel, la caractérisation d'un SoC hétérogène et une méthode de prédiction de performances multi-architecture.